

**Family list**

6 family members for:

**JP2000242196**

Derived from 5 applications.

- 1 ELECTROLUMINESCENCE DISPLAY DEVICE**  
Publication info: **JP2000242196 A** - 2000-09-08
- 2 EL DISPLAY DEVICE**  
Publication info: **JP2001100654 A** - 2001-04-13
- 3 Electroluminescence display device**  
Publication info: **TW451597 B** - 2001-08-21
- 4 EMISSIVE DISPLAY DEVICE AND ELECTROLUMINESCENCE DISPLAY DEVICE WITH UNIFORM LUMINANCE**  
Publication info: **US6724149 B2** - 2004-04-20  
**US2003076046 A1** - 2003-04-24
- 5 Emissive display device and electroluminescence display device with uniform luminance**  
Publication info: **US2004150351 A1** - 2004-08-05

---

Data supplied from the *esp@cenet* database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-242196

(P 2 0 0 0 - 2 4 2 1 9 6 A)

(43)公開日 平成12年9月8日(2000.9.8)

(51) Int. Cl. <sup>7</sup>

識別記号

G09F 9/30

365

H05B 33/14

33/26

FI

G09F 9/30

365

C 3K007

H05B 33/14

A 5C094

33/26

**2**

ターマコード' (参考)

審査請求 未請求 請求項の数 1 O L (全 6 頁)

(21)出願番号 特願平11-46741

(22)出願日 平成11年2月24日(1999.2.24)

(71)出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72)発明者 古宮 直明

大阪府守口市京阪本通2丁目5番5号 三  
洋電機株式会社内

(72) 発明者 横山 良一

大阪府守口市京阪本通2丁目5番5号 三  
洋電機株式会社内

(74) 代理人 100111383

弁理士 芝野 正雅

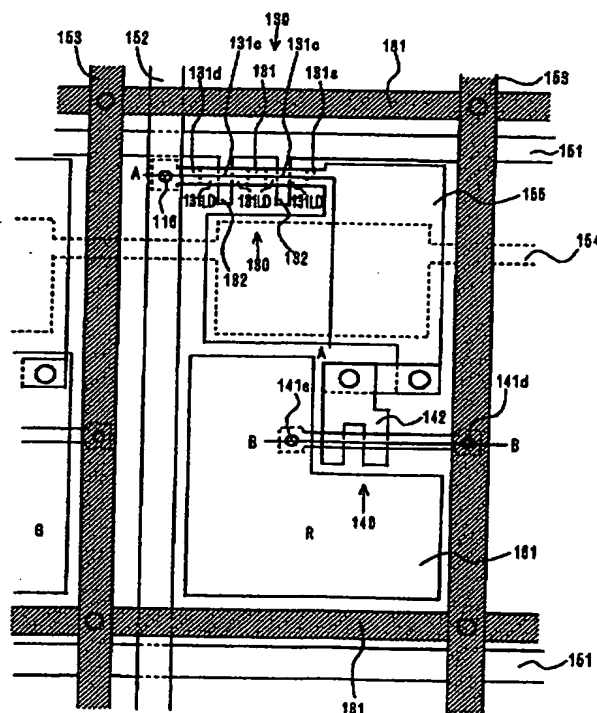
[最終頁に続く](#)

(54) 【発明の名称】 エレクトロルミネッセンス表示装置

(57) 【要約】

【課題】 駆動電源入力端子からの距離に起因する駆動電源線の抵抗による電源電流の低下を抑制し、本来供給されるべき電流がEL素子に供給して、明るい表示を得ることができるEL表示装置を提供する。

【解決手段】 表示画素を備えた表示画素領域に形成された有機ＥＬ素子１６０に駆動電源１５０からの駆動電流を供給するための各駆動電源線１５３であって、隣接する各表示画素に配置された各駆動電源線１５３は、表示画素領域内においてバイパス線１８１によって各表示画素ごとに接続されており、それによって駆動電源線１５３の抵抗による電源電流の低下を抑制し、本来供給されるべき電流が有機ＥＬ素子に供給されて明るい表示を得ることができる有機ＥＬ表示装置を得ることができる。



## 【特許請求の範囲】

【請求項1】 陽極と陰極との間に発光層を有するエレクトロルミネッセンス素子と、半導体膜から成る能動層のドレインがドレイン信号線に接続され、ゲートがゲート信号線にそれぞれ接続された第1の薄膜トランジスタと、半導体膜からなる能動層のドレインが前記エレクトロルミネッセンス素子の駆動電源線に接続され、ゲートが前記第1の薄膜トランジスタのソースに接続され、ソースが前記エレクトロルミネッセンス素子に接続された第2の薄膜トランジスタとを備えた表示画素がマトリクス状に配列して成る表示画素領域を有するエレクトロルミネッセンス表示装置であって、隣接する前記各表示画素に配置された前記各駆動電源線が、前記表示画素領域においてバイパス線によって接続されていることを特徴とするエレクトロルミネッセンス表示装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、エレクトロルミネッセンス素子及び薄膜トランジスタを備えたエレクトロルミネッセンス表示装置に関する。

## 【0002】

【従来の技術】近年、エレクトロルミネッセンス (Electro Luminescence: 以下、「EL」と称する。) 素子を用いたEL表示装置が、CRTやLCDに代わる表示装置として注目されており、例えば、そのEL素子を駆動させるスイッチング素子として薄膜トランジスタ (Thin Film Transistor: 以下、「TFT」と称する。) を備えたEL表示装置の研究開発も進められている。

【0003】図3に有機EL表示装置の1表示画素を示す平面図を示し、図4に有機EL表示装置の複数の表示画素の等価回路図を示し、図5(a)に図3中のA-A線に沿った断面図を示し、図5(b)に図3中のB-B線に沿った断面図を示す。

【0004】図3、図4及び図5に示すように、ゲート信号線151とドレイン信号線152とに囲まれた領域に各表示画素が形成されている。両信号線の交点付近にはスイッチング素子である第1のTFT130が備えられており、そのTFT130のソース131sは後述の保持容量電極154との間で容量をなす容量電極155を兼ねるとともに、有機EL素子を駆動する第2のTFT140のゲート142に接続されている。第2のTFT140のソース141sは有機EL素子の陽極161に接続され、他方のドレイン141dは有機EL素子を駆動する駆動電源線153に接続されている。

【0005】また、TFTの付近には、ゲート信号線151と並行に保持容量電極154が配置されている。この保持容量電極154はクロム等から成っており、ゲート絶縁膜112を介して第1のTFT130のソース131sと接続された容量電極155との間で電荷を蓄積して容量を成している。この保持容量は、第2のTFT

140のゲート142に印加される電圧を保持するために設けられている。

【0006】まず、スイッチング用のTFTである第1のTFT130について説明する。

【0007】図3及び5(a)に示すように、石英ガラス、無アルカリガラス等からなる絶縁性基板110上に、クロム(Cr)、モリブデン(Mo)などの高融点金属からなるゲート電極132を兼ねたゲート信号線151及びA1から成るドレイン信号線152を備えており、有機EL素子の駆動電源でありA1から成る駆動電源線153を配置する。

【0008】続いて、ゲート絶縁膜112、及び多結晶シリコン(Poly-Silicon、以下、「p-Si」と称する。)膜からなる能動層131を順に形成し、その能動層131には、いわゆるLDD(Lightly Doped Drain)構造が設けられている。即ち、ゲート132の両側に低濃度領域131LDとその外側に高濃度領域のソース131s及びドレイン131dが設けられている。

【0009】そして、ゲート絶縁膜112、能動層131及びストッパ絶縁膜114上の全面には、SiO<sub>2</sub>膜、SiN膜及びSiO<sub>2</sub>膜の順に積層された層間絶縁膜115を設け、ドレイン141dに対応して設けたコンタクトホールにA1等の金属を充填してドレイン電極116を設ける。更に全面に例えば有機樹脂から成り表面を平坦にする平坦化絶縁膜117を設ける。

【0010】次に、有機EL素子の駆動用のTFTである第2のTFT140について説明する。

【0011】図5(b)に示すように、石英ガラス、無アルカリガラス等からなる絶縁性基板110上に、Cr、Moなどの高融点金属からなるゲート電極142を設け、ゲート絶縁膜112、及びp-Si膜からなる能動層141を順に形成し、その能動層141には、ゲート電極142上方に真性又は実質的に真性であるチャネル141cと、このチャネル141cの両側に、p型不純物のイオンドーピングを施してソース141s及びドレイン141dを設けて、p型チャネルTFTを構成する。

【0012】そして、ゲート絶縁膜112及び能動層141上の全面には、SiO<sub>2</sub>膜、SiN膜及びSiO<sub>2</sub>膜の順に積層された層間絶縁膜115を形成し、ドレイン141dに対応して設けたコンタクトホールにA1等の金属を充填して駆動電源150に接続された駆動電源線153を配置する。更に全面に例えば有機樹脂から成り表面を平坦にする平坦化絶縁膜117を形成して、その平坦化絶縁膜117のソース141sに対応した位置にコンタクトホールを形成し、このコンタクトホールを介してソース141sとコンタクトしたITO(Indium Thin Oxide)から成る透明電極、即ち有機EL素子の陽極161を平坦化絶縁膜117上に設ける。

【0013】有機EL素子160は、ITO等の透明電

極から成る陽極 1 6 1、MTDATA (4,4-bis (3-methylphenylphenylamino)biphenyl) から成る第 1 ホール輸送層 1 6 2、及び TPD (4,4,4-tris (3-methylphenylphenylamino)triphenylamine) からなる第 2 ホール輸送層 1 6 3、キナクリドン (Quinacridone) 誘導体を含む Be b q 2 (10-ベンゾ [h] キノリノール-ベリリウム錯体) から成る発光層 1 6 4 及び Be b q 2 から成る電子輸送層 1 6 5 からなる発光素子層 1 6 6、マグネシウム・インジウム合金から成る陰極 1 6 7 がこの順番で積層形成された構造である。この陰極 1 6 7 は、図 3 に示した有機 EL 表示素子の全面、即ち紙面の全面に設けられている。

【0014】また有機 EL 素子は、陽極から注入されたホールと、陰極から注入された電子とが発光層の内部で再結合し、発光層を形成する有機分子を励起して励起子が生じる。この励起子が放射失活する過程で発光層から光が放たれ、この光が透明な陽極から透明絶縁基板を介して外部へ放出されて発光する。

【0015】このように、第 1 の TFT 1 3 0 のソース 1 3 1 s から印加された電荷が保持容量 1 7 0 に蓄積されるとともに第 2 の TFT 1 4 0 のゲート 1 4 2 に印加されてその電圧に応じて有機 EL 素子は発光する。

【0016】

【発明が解決しようとする課題】ところが、図 4 に示すように有機 EL 素子を駆動する駆動電源に接続された各駆動電源線は、表示画素領域外に設けた駆動電源入力端子 1 8 0 に接続されており、そして縦に並んだ表示画素ごとに接続されて配置されている。そのため、駆動電源入力端子 1 8 0 から遠ざかるにつれて電源線の抵抗がその長さに応じて大きくなるので、駆動電源入力端子 1 8 0 から遠い位置にある表示画素の有機 EL 素子 1 6 0 には本来供給されるべき電流が印加されなくなり、表示が暗くなるという欠点があった。

【0017】そこで本発明は、上記の従来の欠点に鑑みて為されたものであり、駆動電源線の抵抗による電源電流の低下を抑制し、本来供給されるべき電流が EL 素子に供給して、明るい表示を得ることができる EL 表示装置を提供することを目的とする。

【0018】

【課題を解決するための手段】本発明の EL 表示装置は、陽極と陰極との間に発光層を有するエレクトロルミネッセンス素子と、半導体膜から成る能動層のドレインがドレイン信号線に接続され、ゲートがゲート信号線にそれぞれ接続された第 1 の薄膜トランジスタと、半導体膜からなる能動層のドレインが前記エレクトロルミネッセンス素子の駆動電源線に接続され、ゲートが前記第 1 の薄膜トランジスタのソースに接続され、ソースが前記エレクトロルミネッセンス素子に接続された第 2 の薄膜トランジスタとを備えた表示画素がマトリクス状に配列して成る表示画素領域を有するエレクトロルミネセン

ス表示装置であって、隣接する前記各表示画素に配置された前記各駆動電源線が、前記表示画素領域においてバイパス線によって接続されているものである。

【0019】

【発明の実施の形態】本発明の EL 表示装置について以下に説明する。

【0020】図 1 に本発明を有機 EL 表示装置に適用した場合の 1 表示画素を示す平面図を示し、図 2 に有機 EL 表示装置の複数の表示画素の等価回路図を示す。なお、図 1 中の A-A 線に沿った断面図、及び図 1 中の B-B 線に沿った断面図は前述の図 5 と同じであるので図示を省略する。

【0021】なお、本実施の形態においては、第 1 及び第 2 の TFT 3 0、4 0 とともに、ゲート電極を能動層 1 3 の下方に設けたいわゆるボトムゲート型の TFT を採用した場合であり、能動層として p-Si 膜を用いた場合を示す。またゲート電極 1 1、4 2 がダブルゲート構造である TFT の場合を示す。

【0022】また、有機 EL 表示装置は、ガラスや合成樹脂などから成る基板 1 1 0、又は導電性を有する基板あるいは半導体等の基板上に SiO<sub>2</sub> や SiN などの絶縁膜を形成した基板 1 1 0 上に、TFT 及び有機 EL 素子を順に積層形成して成る。

【0023】図 1 及び図 2 に示すように、ゲート信号線 1 5 1 とドレイン信号線 1 5 2 とに囲まれた領域に表示画素が形成されている。有機 EL 素子 1 6 0 及び TFT 1 3 0、1 4 0 を備えた表示画素が基板 1 1 0 上にマトリクス状に配置されることにより有機 EL 表示装置が形成される。

【0024】両信号線の交点付近には第 1 の TFT 1 3 0 が備えられており、その TFT 1 3 0 のソース 1 3 1 s は保持容量電極 1 5 4 との間で容量をなす容量電極 1 5 5 を兼ねるとともに、第 2 の TFT 1 4 0 のゲート 1 4 2 に接続されている。第 2 の TFT のソース 1 4 1 s は有機 EL 素子 1 6 0 の陽極 1 6 1 に接続され、他方のドレイン 1 4 1 d は有機 EL 素子を駆動する駆動電源線 1 5 3 に接続されている。

【0025】また、TFT の付近には、ゲート信号線 1 5 1 と並行に第 1 の保持容量電極 1 5 4 が配置されている。この第 1 の容量電極 1 5 4 はクロム等から成っており、ゲート絶縁膜 1 1 2 を介して第 1 の TFT 1 3 0 のソース 1 3 1 s と接続され多結晶シリコン膜から成る第 2 の保持容量電極 1 5 4 との間で電荷を蓄積して容量を成している。

【0026】スイッチング用の TFT である第 1 の TFT 1 3 0 は、図 1 及び図 5 (a) に示すように、石英ガラス、無アルカリガラス等からなる絶縁性基板 1 1 0 上に、Cr、Mo などの高融点金属からなるゲート電極 1 3 2 を兼ねたゲート信号線 1 5 1 及び A1 から成るドレイン信号線 1 5 2 を備えており、有機 EL 素子の駆動電

源でありAlから成る駆動電源線153を配置する。また、ゲート電極と同層にCr、Moなどの高融点金属から成る第1の保持容量電極54が設けられている。

【0027】続いて、ゲート絶縁膜112、及びp-Si膜からなる能動層131を順に積層する。ゲート電極132の上方であって能動層131上には、ソース131s及びドレイン131dを形成する際のイオン注入時にチャンネル131cにイオンが入らないようにチャンネル131cを覆うマスクとして機能するSiO<sub>2</sub>膜から成るストッパ絶縁膜114が設けられる。その能動層131にはいわゆるLDD構造が設ける。即ち、ゲート132の両側に低濃度領域131LDとその外側に高濃度領域の131s及びドレイン131dが設けられている。また、能動層のp-Si膜は保持容量電極154上にまで延在されており、第2の保持容量電極155としてゲート絶縁膜112を介して保持容量電極154との間で保持容量を成す。

【0028】そして、ゲート絶縁膜112、能動層131及びストッパ絶縁膜114上の全面には、SiO<sub>2</sub>膜、SiN膜及びSiO<sub>2</sub>膜の順に積層された層間絶縁膜115を設け、ドレイン141dに対応して設けたコンタクトホールにAl等の金属を充填してドレイン電極116を設ける。更に全面に例えば有機樹脂から成り表面を平坦にする平坦化絶縁膜117を設ける。

【0029】次に、有機EL素子160の駆動用のTFTである第2のTFT140について説明する。

【0030】図5(b)に示すように、石英ガラス、無アルカリガラス等からなる絶縁性基板110上に、Cr、Moなどの高融点金属からなるゲート電極142を形成する。

【0031】ゲート絶縁膜112、及びp-Si膜からなる能動層141を順に形成する。

【0032】その能動層141には、ゲート電極142上方に真性又は実質的に真性であるチャンネル141cと、このチャンネル141cの両側に、その両側をレジストにてカバーしてp型不純物である例えばボロン(B)をイオンドーピングしてソース141s及びドレイン141dが設けられている。

【0033】そして、ゲート絶縁膜112及び能動層141上の全面に、SiO<sub>2</sub>膜、SiN膜及びSiO<sub>2</sub>膜の順に積層された層間絶縁膜115を形成し、ソース141sに対応して設けたコンタクトホールにAl等の金属を充填して駆動電源150に接続された駆動電源線153を形成する。更に全面に例えば有機樹脂から成り表面を平坦にする平坦化絶縁膜117を形成する。そして、その平坦化絶縁膜117及び層間絶縁膜115のドレイン141dに対応した位置にコンタクトホールを形成し、このコンタクトホールを介してドレイン141dとコンタクトしたITOから成る透明電極、即ち有機EL素子の陽極161を平坦化絶縁膜117上に形成する。

【0034】有機EL素子160の構造は従来の技術で説明した図5に示した構造と同じであるので説明を省略する。

【0035】ここで、有機EL素子160に駆動電流を供給する駆動電源線153について説明する。

【0036】駆動電源線153は、表示画素領域内において、従来のように縦に並ぶいわゆる列方向に延在して配置されており、列方向の各表示画素に接続されて駆動電流を供給している。

【0037】更に、本発明においては、各駆動電源線153は隣接する各表示画素に接続された駆動電源線153を、横に並ぶいわゆる行方向に延在させたバイパス線181によって接続させる。即ち、隣接する表示画素には導電位の電圧が印加されることになる。このバイパス線181はAl等の材料によって形成される。

【0038】このように、隣接する各表示画素の駆動電源線153をバイパス線181で接続することにより、駆動電源入力端子180から遠ざかるにつれて駆動電源線153の配線の長さによる抵抗が増大することを抑制できるため、各表示画素に設けられた有機EL素子160に本来供給すべき電流を供給することができるので、抵抗増大による表示の明るさの低下を防止することが可能である。

【0039】また、図1に示すように駆動電源線153及びバイパス線181の線幅を広くすることにより、抵抗を低減することができる。そのため、本来供給されるべき電流を各表示画素に設けた有機EL素子160に供給することができ、表示が暗くなることを防止できる。また、各線幅を広くすることにより、エレクトロマイグレーションの発生を防止することもできる。このときの線幅としては例えばドレイン信号線152の線幅よりも広ければよい。

【0040】なお、上述の実施の形態においては、ゲート電極111、114がダブルゲート構造の場合について説明したが、本願発明はそれに限定されるものではなく、シングルゲートあるいは3つ以上のマルチゲート構造を有していても本願と同様の効果を奏することが可能である。

【0041】また、上述の実施の形態においては、半導体膜としてp-Si膜を用いたが、微結晶シリコン膜又は非晶質シリコン膜等の半導体膜を用いても良い。

【0042】更に、上述の実施の形態においては、有機EL表示装置について説明したが、本発明はそれに限定されるものではなく、発光層が無機材料から成る無機EL表示装置にも適用が可能であり、同様の効果が得られる。

【0043】

【発明の効果】本発明のEL表示装置は、駆動電源線の長さによる抵抗の増大を低減し、本来供給されるべき電流を各表示画素のEL表示素子に供給して、暗い表示に

7

なることを防止することができるEL表示装置を得ることができる。

【図面の簡単な説明】

【図1】本発明のEL表示装置の表示画素の平面図である。

【図2】本発明のEL表示装置の等価回路図である。

【図3】従来のEL表示装置の表示画素の平面図である。

【図4】従来のEL表示装置の等価回路図である。

【図5】EL表示装置の断面図である。

【符号の説明】

130

第1のTFT

131s、141s

ソース

131d、141d

ドレイン

131c、141c

チャネル

131LD、141LD

LDD領域

132、142

ゲート

140

第2のTFT

153

駆動電源線

154

第1の保持容量電極

155

第2の保持容量電極

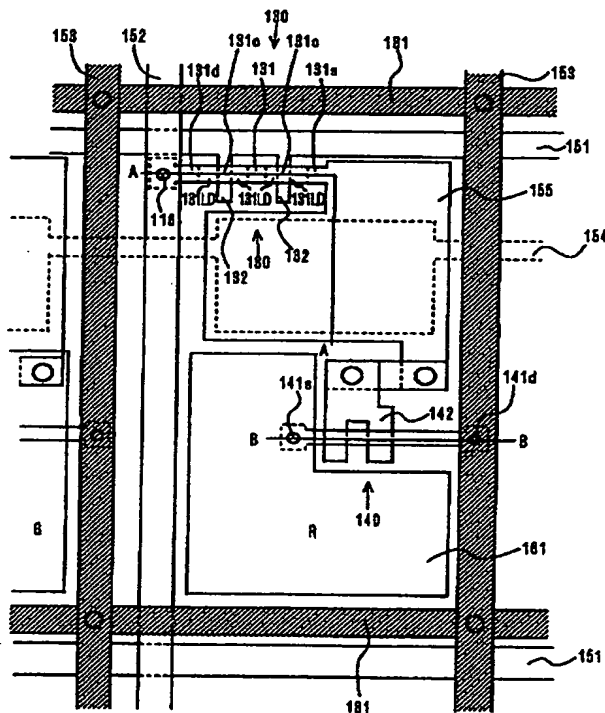
10 160

有機EL素子

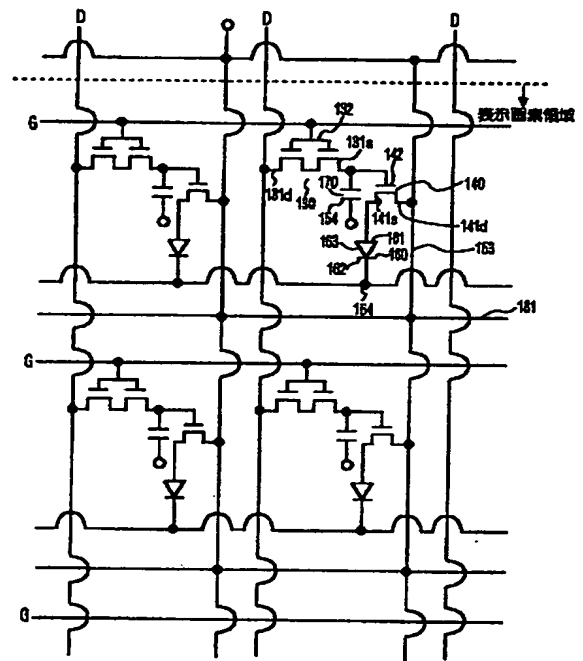
181

バイパス線

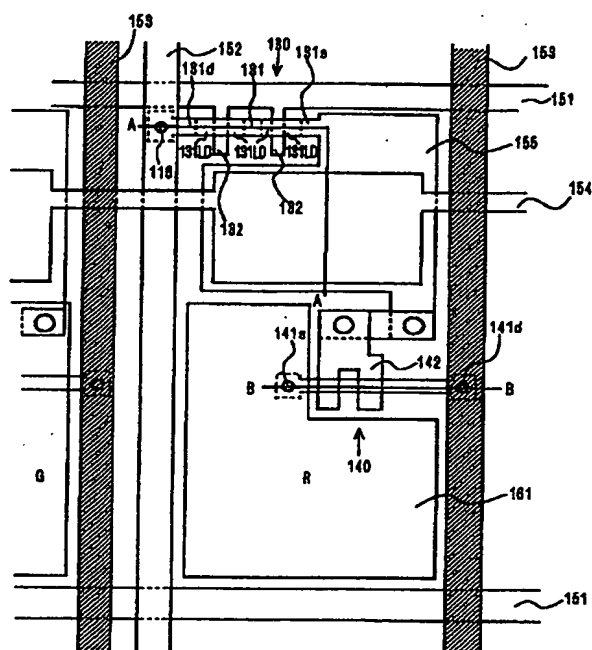
【図1】



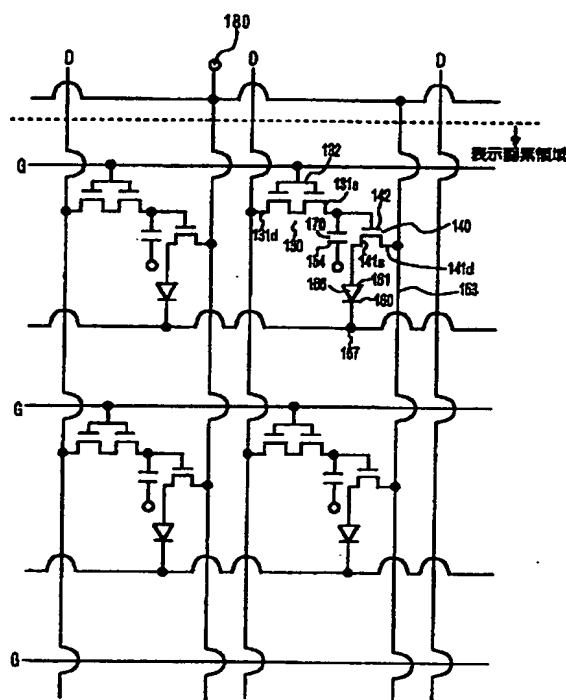
【図2】



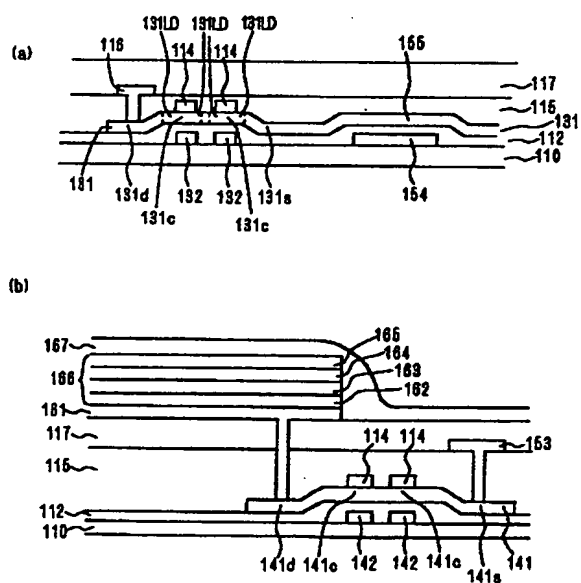
【图 3】



【图 4】



【图 5】



フロントページの続き

(72)発明者 山田 努  
大阪府守口市京阪本通2丁目5番5号 三  
洋電機株式会社内

Fターム(参考) 3K007 AB02 BA06 CA01 DA02 GA04  
5C094 AA10 AA25 BA03 BA29 CA19  
DB04 EA10

(19) Japan Patent Office (JP)

(12) Publication of Patent Application (A)

(11) Publication Number of Patent Application: 2000-242196(P2000-242196A)

(43) Date of Publication of Application: H12. September, 8 (2000.9.8)

| (51) Int. Cl. <sup>7</sup> | Identification Mark | FI         | Theme Code (reference) |
|----------------------------|---------------------|------------|------------------------|
| G09F 9/30                  | 365                 | G09F 9/30  | 365 C 3K007            |
| H05B 33/14                 |                     | H05B 33/14 | A 5C094                |
| 33/26                      |                     | 33/26      | Z                      |

Request for Examination: Not made

Number of Claims: 1 OL

(Total Pages: 6)

---

(21) Application Number: H11-46741

(22) Application Date: H11. February, 24 (1999.2.24)

(71)Applicant 000001889

Sanyo Electric Co Ltd

2-5-5, Keihanhondouri, Moriguchi-shi, Osaka

(72) Inventor Naoaki Furumiya

c/o Sanyo Electric Co Ltd

2-5-5, Keihanhondouri, Moriguchi-shi, Osaka

(72) Inventor Ryoichi Yokoyama

c/o Sanyo Electric Co Ltd

2-5-5, Keihanhondouri, Moriguchi-shi, Osaka

(74) Agent 100111383

Patent Attorney Masatada Shibano

Continued to the last page

---

(54) [Title of Invention] Electroluminescence display device

(57) [Abstract]

[Problem] To provide an EL display device capable of obtaining a bright display by



supplying a current which is to be intrinsically supplied to EL element while suppressing a lowering of power supply current due to the resistance of a drive power supply line which is caused by the distance from a drive power supply input terminal.

[Means for Solving Problems] In this device, respective drive power supply lines 153 for supplying drive current from a drive power supply 150 to an organic EL element 160 formed in a display pixel region provided with a display pixel are provided and respective drive power supply lines 153 arranged in adjacent respective display pixels are connected with bypass lines 181 to respective display pixel in the display pixel region and, thus, an organic EL display device capable of obtaining a bright display is obtained by supplying a current which is to be intrinsically supplied to an EL element to the organic EL element while suppressing a lowering of power supply current due to the resistance of drive power supply lines 153.

[Scope of Claim]

[Claim 1] An electroluminescence display device comprising a display pixel region, wherein display pixels are arranged in matrix and the display pixels each including an electroluminescence element having a light-emitting layer between an anode and a cathode, a first thin film transistor in which a drain of an active layer which is made of a semiconductor film is connected to a drain signal line, and a gate is connected to a gate signal line, respectively, and a second thin film transistor in which a drain of an active layer which is made of a semiconductor film is connected to a drive power supply line of the electroluminescence element, a gate is connected to a source of the first thin film transistor, and a source is connected to the electroluminescence element, and each of the drive power supply lines arranged in each of the adjoining display pixels is connected by a bypass line in the display pixel region.

[Detailed Description of the Invention]

[0001]

[Technical field to which the invention belongs] The present invention relates to an electroluminescence display device equipped with an electroluminescence element and thin film transistors.

[0002]

[Prior Art] In recent years, an EL display device using an electroluminescence element (Electro Luminescence: hereinafter, referred to as EL) has attracted attention as a display device that replaces CRT or LCD, and for example, research and development of an EL display device equipped with a thin film transistor (Thin Film Transistor: hereinafter, referred to as TFT) as a switching element for driving the EL element have been also furthered.

[0003] FIG. 3 shows a plan view showing one display pixel of an organic EL display device, FIG. 4 shows an equivalent circuit diagram of plural display pixels of the organic EL display device, FIG. 5a shows a cross sectional view taken along by the A-A line in FIG. 3, and FIG. 5b shows a cross sectional view taken along by the B-B line in FIG. 3.

[0004] As shown in FIG. 3, FIG. 4, and FIG. 5, each display pixel is formed in the region surrounded by a gate signal line 151 and a drain signal line 152. A first TFT 130 which is a switching element is provided near the intersection of the both signal lines, and a source 131s of the TFT 130, while serving as a capacitor electrode 155 which makes a capacitor with the below-mentioned storage capacitor electrode 154, is connected with a gate 142 of a second TFT 140 which drives an organic EL element. A source 141s of the second TFT 140 is connected to an anode 161 of the organic EL element and the other, that is, a drain 141d thereof is connected to a drive power supply line 153 which drives the organic EL element.

[0005] Moreover, near the TFT, the storage capacitor electrode 154 is arranged in parallel with the gate signal line 151. This storage capacitor electrode 154 is made of chromium etc., accumulates the electric charges and makes a capacitor with the capacitor electrode 155 connected with the source 131s of the first TFT 130 through a gate insulating film 112. This storage capacitor is provided in order to hold the voltage applied to the gate 142 of the second TFT 140.

[0006] First, the first TFT 130 which is a TFT for switching is explained.

[0007] As shown in FIG. 3 and FIG. 5 (a), on a insulating substrate 110 which is made of a quartz glass, a non-alkaline glass, etc., the drain signal line 152 made of aluminum

and the gate signal line 151 which serves as a gate electrode 132 which is formed from a high-melting point metals such as chromium (Cr) and molybdenum (Mo), and the drive power supply line 153 which is the drive power supply of the organic EL element and which is made of aluminum is arranged.

[0008] Then, the gate insulating film 112 and an active layer 131 comprising a polycrystalline silicon (Poly-Silicon, hereinafter, referred to as a "p-Si") film are formed in order, and the so-called LDD (Lightly Doped Drain) structure is formed in the active layer 131. That is, on the both sides of the gate 132, a low concentration region 131LD is provided and the source 131s and a drain 131d of a high concentration region are provided outside thereof.

[0009] And on the whole surface of the gate insulating film 112, the active layer 131, and a stopper insulating film 114, an interlayer insulating film 115 in which a SiO<sub>2</sub> film, a SiN film, and a SiO<sub>2</sub> film are sequentially laminated is provided and a contact hole corresponding to the drain 141d is filled up with a metal such as aluminum to provide a drain electrode 116. Furthermore, a flattening insulating film 117 which is made of an organic resin and makes the surface flat is formed on the whole surface, for example.

[0010] Next, the second TFT 140 which is TFT for driving the organic EL element is explained.

[0011] As shown in FIG. 5 (b), on the insulating substrate 110 which is made of a quartz glass or a non-alkaline glass, etc, the gate electrode 142 which is made of a high-melting point metals such as Cr and Mo, is formed, and the gate insulating film 112 and the active layer 141 made of a p-Si film are formed in order. In the active layer 141, a channel 141c that is intrinsic or substantially intrinsic is provided over the gate electrode 142 and the source 141s and the drain 141d are provided on the both sides of the channel 141c by ion doping a p-type impurity to constitute a p-type channel TFT.

[0012] And the interlayer insulating film 115 in which a SiO<sub>2</sub> film, a SiN film, and a SiO<sub>2</sub> film are laminated sequentially on the whole surface of the gate insulating film 112 and an active layer 141 is formed, and a contact hole corresponding to the drain 141d is filled up with a metal such as aluminum to dispose the drive power supply line 153

connected to a drive power supply 150. Furthermore, a flattening insulating film 117 which is made of an organic resin and makes the surface flat is formed on the whole surface, for example, and a contact hole is formed in the location corresponding to the source 141s of that flattening insulating film 117, and the transparent electrode which is made of ITO (Indium Thin Oxide) which has a contact with the source 141s through this contact hole, i.e., the anode 161 of an organic EL element, is formed on the flattening insulating film 117.

[0013] An organic EL element 160 has a structure in which the anode 161 that is made of a transparent electrode such as ITO, a light-emitting element layer 166 comprising a first hole transport layer 162 formed from MTDATA (4,4-bis(3-methylphenylphenylamino)biphenyl), a second hole transport layer 163 formed from TPD (4,4,4-tris(3-methylphenylphenylamino) triphenylamine), a light-emitting layer 164 made of Beq2 (10-benzo[h] quinolinol-beryllium complex] including a quinacridone (Quinacridone) derivative, and an electron transport layer 165 made of Beq<sub>2</sub>, and a cathode 167 which is formed from a magnesium-indium alloy are laminated in this sequence. This cathode 167 is formed all over the whole surface of the organic EL display element shown in FIG. 3, i.e., all over space.

[0014] Moreover, in the organic EL element, holes injected from the anode and electrons injected from the cathode recombine in the light-emitting layer and organic molecules to form the light-emitting layer is excited to produce an exciton. Light is emitted from the light-emitting layer in the process in which this exciton carries out radiation deactivation, and this light is emitted from the transparent anode to the exterior through a transparent insulating substrate, and light is emitted.

[0015] Thus, while the electric charge applied from the source 131s of the first TFT130 is accumulated in a storage capacitor 170, it is applied to the gate 142 of the second TFT140, and the organic EL element emits light according to the voltage.

[0016]

[Problems to be Solved by the Invention] However, as shown in FIG. 4, each drive power supply line connected to the drive power supply which drives an organic EL element is connected with a drive power supply input terminal 180 prepared outside the

display pixel region and is arranged to connect to every display pixel arranged perpendicularly. Therefore, since resistance of the power supply line became large according to the length, as the length from the drive power supply input terminal 180 is larger. Thus, the current which is to be intrinsically supplied essentially is no longer applied to the organic EL element 160 of the display pixel in a location distant from the drive power supply input terminal 180, and there is a defect that a display became dark.

[0017] Then, the present invention has been made in view of the above-mentioned conventional defect, and it is an object of the present invention to provide an EL display device that suppresses the lowering of the power supply current by the resistance of a drive power supply line, that supplies the current which is to be intrinsically supplied essentially to an EL element, and that can obtain a bright display.

[0018]

[Means for Solving the Problem] An EL display device of the present invention is an electroluminescence display device comprising a display pixel region, wherein display pixels are arranged in matrix and the display pixels each including an electroluminescence element having a light-emitting layer between an anode and a cathode, a first thin film transistor in which a drain of an active layer which is made of a semiconductor film is connected to a drain signal line, and a gate is connected to a gate signal line, respectively, and a second thin film transistor in which a drain of an active layer which is made of a semiconductor film is connected to a drive power supply line of the electroluminescence element, a gate is connected to a source of the first thin film transistor, and a source is connected to the electroluminescence element, and each of the drive power supply lines arranged in each of the adjoining display pixels is connected by a bypass line in the display pixel region.

[0019]

[Embodiment of the Invention] An EL display device of this invention is explained below.

[0020] FIG. 1 shows a plan view showing one display pixel in the case of applying this invention to an organic EL display device, and FIG. 2 shows an equivalent circuit diagram of plural display pixels of the organic EL display device. In addition, since

the cross sectional view taken along by the A-A line in FIG. 1, and the cross sectional view taken along by the B-B line in FIG. 1 are the same as the above-mentioned FIG. 5, the illustration thereof is omitted.

[0021] In addition, in a mode of this embodiment mode, the case where first and second TFTs 30 and 40 adopt so-called a bottom gate type TFT in which a gate electrode is provided below an active layer 13, and where a p-Si film is used as the active layer is shown. Moreover, the case where TFTs having gate electrodes 11 and 42 of a double-gate structure are is shown.

[0022] Moreover, the organic EL display device is formed by sequentially laminating a TFT and an organic EL element on a substrate 110 which is made of a glass, synthetic resin, etc., a substrate which has conductivity or on a substrate in which insulating films such as SiO<sub>2</sub> and SiN are formed on a substrate such as a semiconductor.

[0023] A display pixel is formed in the region surrounded by a gate signal line 151 and a drain signal line 152 as shown in FIG. 1 and FIG. 2. The organic EL display device is formed by arranging a display pixel equipped with an organic EL element 160 and a TFTs 130 and 140 in matrix on a substrate 110.

[0024] The first TFT 130 is provided near the intersection of the both signal lines, and a source 131s of the TFT 130, while serving as a capacitor electrode 155 which makes a capacitor with a storage capacitor electrode 154, is connected with a gate 142 of the second TFT 140. A source 141s of the second TFT 140 is connected to an anode 161 of the organic EL element 160 and the other, that is, a drain 141d thereof is connected to a drive power supply line 153 which drives the organic EL element.

[0025] Moreover, near the TFT, the first storage capacitor electrode 154 is arranged in parallel with the gate signal line 151. This first capacitor electrode 154 is made of chromium etc., accumulates the electric charges and makes a capacitor with a second storage capacitor electrode 154 that is connected with the source 131s of the first TFT130 through a gate insulating film 112 and is made of a polycrystalline silicon film.

[0026] In the first TFT 130 which is a TFT for switching, as shown in FIG. 1 and FIG. 5 (a), on the insulating substrate 110 which is made of a quartz glass, a non-alkaline glass, etc., the gate signal line 151 which serves as a gate electrode 132 which is formed from

a high-melting point metals such as Cr and Mo and the drain signal line 152 made of aluminum are provided and the drive power supply line 153 which is the drive power supply of the organic EL element and which is made of aluminum is arranged. In addition, the first storage capacitor electrode 54 made of high-melting point metals such as Cr and Mo is provided in the same layer as the gate electrode.

[0027] Then, the gate insulating film 112 and an active layer 131 made of a p-Si film are sequentially laminated. On the active layer that is over the gate electrode 132, a stopper insulating film 114 is provided. The stopper insulating film 114 serves as a mask covering a channel 131c so that ions cannot enter the channel 131c in ion implanting for forming the source 131s and a drain 131d and is made of SiO<sub>2</sub> film. So-called, an LDD structure is provided in the active layer 131. Namely, on the both sides of the gate 132, a low concentration region 131LD is provided and the high concentration region 131s and the drain 131d are provided outside thereof. Moreover, the p-Si film of the active layer extends even on the storage capacitor electrode 154, and forms a storage capacitor with the storage capacitor electrode 154 through the gate insulating film 112 as the second storage capacitor electrode 155.

[0028] And on the whole surface of the gate insulating film 112, the active layer 131, and the stopper insulating film 114, an interlayer insulating film 115 in which a SiO<sub>2</sub> film, a SiN film, and a SiO<sub>2</sub> film are sequentially laminated is provided and a contact hole corresponding to the drain 141d is filled up with a metal such as aluminum to provide a drain electrode 116. Furthermore, a flattening insulating film 117 which is made of an organic resin and makes the surface flat is formed on the whole surface, for example.

[0029] Next, the second TFT 140 which is a TFT for driving the organic EL element 160 is explained.

[0030] As shown in FIG. 5(b), the gate electrode 142 which is made of a high-melting point metals such as Cr and Mo, is formed on the insulating substrate 110 which is made of a quartz glass or a non-alkaline glass, etc.

[0031] The gate insulating film 112 and an active layer 141 made of a p-Si film are formed in order.

[0032] In the active layer 141, a channel 141c that is intrinsic or substantially intrinsic is provided over the gate electrode 142 and the source 141c and the drain 141d are provided on the both sides of the channel 141c by ion doping a p-type impurity, for example boron, to constitute a p-type channel TFT with the both sides covered with resist.

[0033] And the interlayer insulating film 115 in which a SiO<sub>2</sub> film, a SiN film, and a SiO<sub>2</sub> film are laminated sequentially over the whole surface of the gate insulating film 112 and the active layer 141 is formed, and a contact hole corresponding to the source 141s is filled up with a metal such as aluminum to dispose the drive power supply line 153 connected to a drive power supply 150. Furthermore, the flattening insulating film 117 which is made of an organic resin and makes the surface flat is formed on the whole surface, for example, and a contact hole is formed in the location corresponding to the drain 141d of the flattening insulating film 117 and the interlayer insulating film 115, and the transparent electrode which is made of ITO which has a contact with the drain 141d through this contact hole, i.e., the anode 161 of an organic EL element, is formed on the flattening insulating film 117.

[0034] Since the structure of the organic EL element 160 is the same as the structure that is shown in FIG. 5 and is explained in the Prior Art, the explanation thereof is omitted.

[0035] Here, the drive power supply line 153 which supplies drive current to the organic EL element 160 is explained.

[0036] The drive power supply line 153 is arranged in a longitudinal direction, so-called, in the column direction in a display pixel region as is conventionally done, and is connected to each display pixel in the column direction and supplies drive current.

[0037] Furthermore, in the present invention, each drive power supply line 153 connects the adjacent drive power supply line 153 connected to each display pixel by a bypass line 181 which extend in a lateral direction, that is, in a row direction. That is, voltage having conductive electric potential is applied to the adjacent display pixels. This bypass line 181 is formed from a material such as aluminum.

[0038] Thus, the increase of resistance by the length of wiring of the drive power supply



line 153 can be suppressed, as the distance from the drive power supply input terminal 180 is larger, by connecting the drive power supply line 153 of each adjacent display pixel by the bypass line 181 and thus, the current which is to be intrinsically supplied to the organic EL element 160 formed in each display pixel can be supplied, thereby preventing the fall of the brightness of the display by the resistance increase.

[0039] Moreover, resistance can be reduced by making line width of the drive power supply line 153 and the bypass line 181 large, as shown in FIG. 1. Therefore, the current which is to be intrinsically supplied can be supplied to the organic EL element 160 prepared in each display pixel, and it can prevent a display from becoming dark. Moreover, generating of electromigration can also be prevented by making each line width large. The line width at this time may be larger than that of the drain signal line 152.

[0040] In addition, in the above-mentioned mode, although the case where the gate electrode 111 and 114 have a double-gate structure is explained, the invention in this application is not limited thereto and a single gate or three or more gates, that is, a multi-gate structure can be employed and the same effect as this application can be obtained.

[0041] Moreover, in the above-mentioned mode, although a p-Si film is used as a semiconductor film, semiconductor films such as a microcrystalline silicon film or an amorphous silicon film may be used.

[0042] Furthermore, in the above-mentioned mode, although the organic EL display device is explained, the present invention is not limited to it, and can be applied also to an inorganic EL display device with which a light-emitting layer is formed from an inorganic material, and the same effect can be acquired.

[0043]

[Effect of the Invention] An EL display device of the present invention can reduce the increase of resistance by the length of a drive power supply line, and the EL display that can supply the current which is to be intrinsically supplied to an EL display element of each display pixel, and can prevent a display from becoming dark is obtained.

[Brief Description of the Drawings]

[FIG. 1] is a plan view of a display pixel of an EL display device of the present invention.

[FIG. 2] is an equivalent circuit diagram of an EL display device of the present invention.

[FIG. 3] is a plan view of a display pixel of an EL display device of the prior art.

[FIG. 4] is an equivalent circuit diagram of an EL display device of the prior art.

[FIG. 5] is a cross sectional view of an EL display device.

[Description of the Reference Numerals]

|              |                                    |
|--------------|------------------------------------|
| 130          | first TFT                          |
| 131s, 141s   | source                             |
| 131d, 141d   | drain                              |
| 131c, 141c   | channel                            |
| 131LD, 141LD | LDD region                         |
| 132, 142     | gate                               |
| 140          | second TFT                         |
| 153          | drive power supply line            |
| 154          | first storage capacitor electrode  |
| 155          | second storage capacitor electrode |
| 160          | organic EL element                 |
| 181          | bypass line                        |

---

continuation of the front page

(72) Inventor Tsutomu Yamada

c/o Sanyo Electric Co Ltd

2-5-5, Keihanhondouri, Moriguchi-shi, Osaka

F term (reference) 3K007 AB02 BA06 CA01 DA02 GA04  
 5C094 AA10 AA25 BA03 BA29 CA19  
 DB04 EA10